

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2001-155429**

(43)Date of publication of application : **08.06.2001**

(51)Int.Cl. **G11B 20/10**

H03H 17/00

H03H 17/02

H03H 21/00

H03M 13/41

H04B 3/06

(21)Application number : **11-333812**

(71)Applicant : **HITACHI LTD**

(22)Date of filing : **25.11.1999**

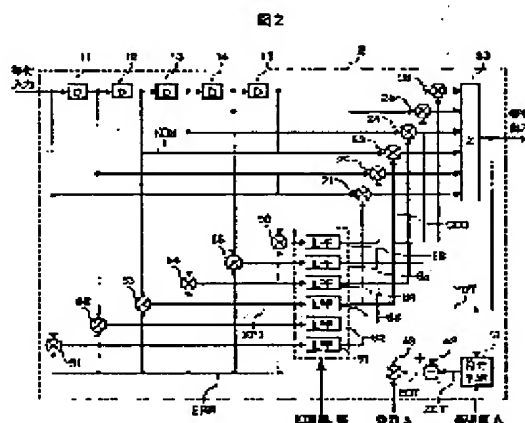
(72)Inventor : **AMADA NOBUTAKA**

(54) AUTOMATIC EQUALIZER CIRCUIT AND REPRODUCING DEVICE USING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an automatic equalizer circuit preventing a tap coefficient from becoming diverged, or the convergence of the tap coefficient becoming slower and to provide a reproducing device using it.

SOLUTION: By using the automatic equalizer circuit 8 provided with a transversal type filter of even ($2 \times n$) taps, an error operation circuit discriminating a digital information signal code from an equalized signal and operating a value according to an amplitude error based on it and a tap coefficient renewal circuit updating the tap coefficient from the output signal of the error operation circuit and respective output signals of respective taps, a regenerated signal is equalized directly to a PR (1, 0, -1) signal, etc., to be supplied to a decoding circuit.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's
decision of rejection]
[Date of requesting appeal against
examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-155429

(P2001-155429A)

(43) 公開日 平成13年6月8日 (2001.6.8)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 1 1 B 20/10	3 2 1	G 1 1 B 20/10	3 2 1 A 5 D 0 4 4
H 0 3 H 17/00	6 0 1	H 0 3 H 17/00	6 0 1 D 5 J 0 2 3
17/02	6 3 5	17/02	6 3 5 B 5 J 0 6 5
21/00		21/00	5 K 0 4 6
H 0 3 M 13/41		H 0 3 M 13/41	

審査請求 未請求 請求項の数16 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願平11-333812

(22) 出願日 平成11年11月25日 (1999.11.25)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 尼田 信孝

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所デジタルメディア開発本部内

(74) 代理人 100075096

弁理士 作田 康夫

Fターム(参考) 5D044 BC02 CC04 FG02 GL31 GL32

5J023 DA05 DB05 DC01 DD05

5J065 AA01 AB01 AC03 AD10

5K046 BA05 EE02 EE06 EE43 EF28

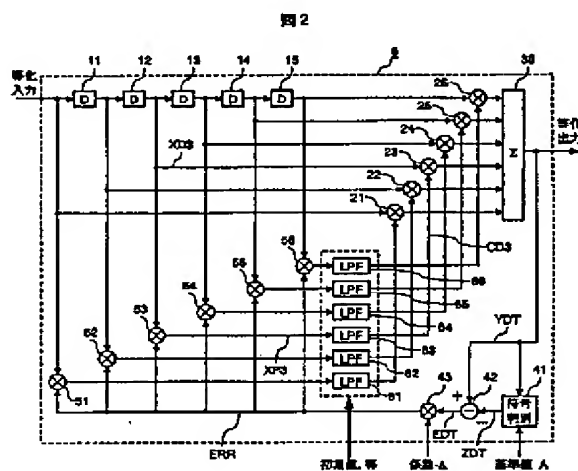
EF39

(54) 【発明の名称】 自動等化回路及びそれを用いた再生装置

(57) 【要約】

【課題】タップ係数が発散したり、或いはタップ係数の収束が遅くなることを防止した自動等化回路及びそれを用いた再生装置を提供する。

【解決手段】偶数(2×n)タップのトランスバーサル型フィルタと、等化後の信号からデジタル情報信号の符号を判別し、それに基づく振幅誤差に応じた値を演算する誤差演算回路と、誤差演算回路の出力信号と各タップそれぞれの出力信号からタップ係数を更新するタップ係数更新回路と、を具備した自動等化回路8を用いて、再生信号を直接PR(1, 0, -1)信号等に等化し、復号回路に供給する。



【特許請求の範囲】

【請求項1】復号回路と接続される自動等化回路であって、

それぞれ所定のタップ係数をもつ $2 \times n$ (n は2以上の整数)個のタップを有し、伝送されたデジタル情報信号を等化するトランスバーサル型フィルタと、前記トランスバーサル型フィルタから出力されたデジタル情報信号の符号を判別し、それに基づき振幅誤差に応じた値を演算する誤差演算回路と、前記誤差演算回路の出力信号と前記 $2 \times n$ 個のそれぞれのタップの出力信号から、前記それぞれのタップ係数を更新するタップ係数更新回路とを具備し、該伝送されたデジタル情報信号をパルスレスポンス信号に等化し、その出力信号を直接前記復号回路に供給することを特徴とする自動等化回路。

【請求項2】請求項1において、前記 $2 \times n$ 個のタップ係数をそれぞれ所定の係数値に初期化するタップ係数初期化回路を備えたことを特徴とする自動等化回路。

【請求項3】請求項2において、第 n 番目及び第 $n+1$ 番目のタップ係数を第1の係数値以上に制限するタップ係数制限回路を備えたことを特徴とする自動等化回路。

【請求項4】請求項3において、前記タップ係数制限回路は、さらに、第 $n-1$ 番目及び第 $n+2$ 番目のタップ係数を第2の係数値以下に制限することを特徴とする自動等化回路。

【請求項5】請求項4において、前記タップ係数制限回路は、さらに、第 $n-2$ 番目及び第 $n+3$ 番目のタップ係数の絶対値を第3の係数値以下に制限することを特徴とする自動等化回路。

【請求項6】復号回路と接続される自動等化回路であって、それぞれ所定のタップ係数をもつ $2 \times n + 1$ (n は2以上の整数)個のタップを有し、伝送されたデジタル情報信号を等化するトランスバーサル型フィルタと、前記トランスバーサル型フィルタから出力されたデジタル情報信号の符号を判別し、それに基づき振幅誤差に応じた値を演算する誤差演算回路と、前記誤差演算回路の出力信号と前記 $2 \times n + 1$ 個のそれぞれのタップの出力信号から、前記それぞれのタップ係数を更新するタップ係数更新回路とを具備し、該伝送されたデジタル情報信号をパルスレスポンス信号に等化し、その出力信号を直接前記復号回路に供給することを特徴とする自動等化回路。

【請求項7】請求項6において、前記 $2 \times n + 1$ 個のタップ係数をそれぞれ所定の係数値に初期化するタップ係数初期化回路を備えたことを特徴とする自動等化回路。

【請求項8】請求項7において、

第 $n+1$ 番目のタップ係数を第1の係数値以上に、第 n 番目及び第 $n+2$ 番目のタップ係数を第2の係数値以上にそれぞれ制限するタップ係数制限回路を備えたことを特徴とする自動等化回路。

【請求項9】請求項8において、前記タップ係数制限回路は、さらに、第 $n-1$ 番目及び第 $n+3$ 番目のタップ係数を第3の係数値以下に制限することを特徴とする自動等化回路。

【請求項10】請求項9において、前記タップ係数制限回路は、さらに、第 $n-2$ 番目及び第 $n+4$ 番目のタップ係数の絶対値を第4の係数値以下に制限することを特徴とする自動等化回路。

【請求項11】磁気記録媒体に記録されたデジタル情報信号を再生する再生手段と、再生した前記デジタル情報信号を等化する等化回路と、等化した前記デジタル情報信号を復号する復号回路とを有する再生装置において、前記等化回路は、

それぞれ所定のタップ係数をもつ $2 \times n$ (n は2以上の整数)個のタップを有し、前記再生したデジタル情報信号を等化するトランスバーサル型フィルタと、前記トランスバーサル型フィルタから出力されたデジタル情報信号の符号を判別し、それに基づき振幅誤差に応じた値を演算する誤差演算回路と、前記誤差演算回路の出力信号と前記 $2 \times n$ 個のそれぞれのタップの出力信号から、前記それぞれのタップ係数を更新するタップ係数更新回路とを具備し、前記再生したデジタル情報信号をパルスレスポンスPR (1, 0, -1) 信号に等化し、その出力信号を直接前記復号回路に供給することを特徴とする再生装置。

【請求項12】光ディスク媒体に記録されたデジタル情報信号を再生する再生手段と、再生した前記デジタル情報信号を等化する等化回路と、等化した前記デジタル情報信号を復号する復号回路とを有する再生装置において、前記等化回路は、

それぞれ所定のタップ係数をもつ $2 \times n$ (n は2以上の整数)個のタップを有し、前記再生したデジタル情報信号を等化するトランスバーサル型フィルタと、前記トランスバーサル型フィルタから出力されたデジタル情報信号の符号を判別し、それに基づき振幅誤差に応じた値を演算する誤差演算回路と、前記誤差演算回路の出力信号と前記 $2 \times n$ 個のそれぞれのタップの出力信号から、前記それぞれのタップ係数を更新するタップ係数更新回路とを具備し、前記再生したデジタル情報信号をパルスレスポンスPR (1, 1) 信号に等化し、その出力信号を直接前記復号回路に供給することを特徴とする再生装置。

【請求項13】請求項11又は12において、前記等化回路は、前記 $2 \times n$ 個のタップ係数をそれぞれ所定の係数値に初期化するタップ係数初期化回路を備

え、

前記再生手段の走査するトラックが変更する毎に前記タップ係数初期化回路を動作させることを特徴とする再生装置。

【請求項14】磁気記録媒体に記録されたデジタル情報信号を再生する再生手段と、再生した前記デジタル情報信号を等化する等化回路と、等化した前記デジタル情報信号を復号する復号回路とを有する再生装置において、前記等化回路は、

それぞれ所定のタップ係数をもつ $2 \times n + 1$ (n は2以上の整数)個のタップを有し、前記再生したデジタル情報信号を等化するトランスバーサル型フィルタと、前記トランスバーサル型フィルタから出力されたデジタル情報信号の符号を判別し、それに基づき振幅誤差に応じた値を演算する誤差演算回路と、

前記誤差演算回路の出力信号と前記 $2 \times n + 1$ 個のそれぞれのタップの出力信号から、前記それぞれのタップ係数を更新するタップ係数更新回路とを具備し、

前記再生したデジタル情報信号をパーシャルレスポンスPR(1, 1, -1, -1)信号に等化し、その出力信号を直接前記復号回路に供給することを特徴とする再生装置。

【請求項15】光ディスク媒体に記録されたデジタル情報信号を再生する再生手段と、再生した前記デジタル情報信号を等化する等化回路と、等化した前記デジタル情報信号を復号する復号回路とを有する再生装置において、

前記等化回路は、

それぞれ所定のタップ係数をもつ $2 \times n + 1$ (n は2以上の整数)個のタップを有し、前記再生したデジタル情報信号を等化するトランスバーサル型フィルタと、

前記トランスバーサル型フィルタから出力されたデジタル情報信号の符号を判別し、それに基づき振幅誤差に応じた値を演算する誤差演算回路と、

前記誤差演算回路の出力信号と前記 $2 \times n + 1$ 個のそれぞれのタップの出力信号から、前記それぞれのタップ係数を更新するタップ係数更新回路とを具備し、

前記再生したデジタル情報信号をパーシャルレスポンスPR(1, 2, 1)信号に等化し、その出力信号を直接前記復号回路に供給することを特徴とする再生装置。

【請求項16】請求項14又は15において、

前記等化回路は、前記 $2 \times n + 1$ 個のタップ係数をそれぞれ所定の係数値に初期化するタップ係数初期化回路を備え、

前記再生手段の走査するトラックが変更する毎に前記タップ係数初期化回路を動作させることを特徴とする再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル情報信号

の自動等化回路及びそれを用いた記録媒体の再生装置に係り、特に、パーシャルレスポンス検出方式を利用して再生する場合に好適な自動等化回路及びそれを用いた再生装置に関する。

【0002】

【従来の技術】パーシャルレスポンス・クラスIV (PR4) 方式を利用した従来の再生装置を図11に示す。磁気記録媒体1から磁気ヘッド2により再生した信号は、再生アンプ3で所定のレベルに増幅され、低域フィルタ4で高域の雑音成分が除去され、AD変換回路5でデジタル信号に変換され、奇数($2 \times n - 1$; n は2以上の整数)タップのトランスバーサル型フィルタを用いた自動等化回路6によりパーシャルレスポンスPR(1, -1)信号に等化される。そして、このPR(1, -1)等化信号は、後段の(1+D)回路7でパーシャルレスポンスPR(1, 0, -1)信号に変換され、ピタビ復号回路9により復号される。即ち、従来の自動等化回路は、再生信号をPR(1, -1)信号に等化するだけの構成となっていた。

【0003】尚、この種の自動等化回路として関連するものには、例えば、特開平10-134513号公報、同10-269701号公報、同10-275422号公報、同10-275423号公報等が挙げられる。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来の自動等化回路では、等化したPR(1, -1)信号の信号対雑音比(SN比)が小さく、符号誤りが多い状態でタップ係数を更新するため、タップ係数が発散したり、或いはタップ係数の収束が遅くなるという問題があった。

【0005】本発明の目的は、上記従来技術の問題点を解消し、タップ係数が発散したり、或いはタップ係数の収束が遅くなることを防止した自動等化回路及びそれを用いた再生装置を提供することにある。

【0006】

【課題を解決するための手段】上記目的を達成するため、本発明による自動等化回路は、 $2 \times n$ タップのトランスバーサル型フィルタと、等化後の信号からデジタル情報信号の符号を判別し、それに基づく振幅誤差に応じた値を演算する誤差演算回路と、誤差演算回路の出力信号と各タップそれぞれの出力信号からタップ係数を更新するタップ係数更新回路とを具備し、伝送されたデジタル情報信号をパーシャルレスポンス信号に等化し、その出力信号を直接復号回路に供給する。

【0007】また、本発明による第2の自動等化回路は、 $2 \times n + 1$ タップのトランスバーサル型フィルタと、等化後の信号からデジタル情報信号の符号を判別し、それに基づく振幅誤差に応じた値を演算する誤差演算回路と、誤差演算回路の出力信号と各タップそれぞれの出力信号からタップ係数を更新するタップ係数更新回

路とを具備し、伝送されたデジタル情報信号をバーチャルレスポンス信号に等化し、その出力信号を直接復号回路に供給する。

【0008】さらに本発明による再生装置は、磁気記録媒体に記録されたデジタル情報信号を再生する再生手段と、再生した前記デジタル情報信号を等化する等化回路と、等化した前記デジタル情報信号を復号する復号回路とを有し、前記等化回路は、 $2 \times n$ タップのトランスバーサル型フィルタと、等化後の信号からデジタル情報信号の符号を判別し、それに基づく振幅誤差に応じた値を演算する誤差演算回路と、誤差演算回路の出力信号と各タップそれぞれの出力信号からタップ係数を更新するタップ係数更新回路とを具備し、伝送されたデジタル情報信号をバーチャルレスポンスPR(1, 0, -1)信号に等化し、その出力信号を直接復号回路に供給する構成とする。または、前記再生装置における等化回路は、 $2 \times n + 1$ タップのトランスバーサル型フィルタを具備し、伝送されたデジタル情報信号をバーチャルレスポンスPR(1, 1, -1, -1)信号に等化する構成とした。

【0009】

【発明の実施の形態】以下、本発明の実施の形態を図面により説明する。

【0010】図1は、本発明による自動等化回路を用いた再生装置の一実施例を示す構成図であり、8は本発明による自動等化回路を示す。その他、図11と同一符号は同一物を示す。このように、本実施例の特徴は、偶数($2 \times n$)タップのトランスバーサル型フィルタを用いて再生信号を直接PR(1, 0, -1)信号に等化するようにした点にある。

【0011】PR(1, 0, -1)信号は、PR(1, -1)信号に比べてSN比を大幅に改善でき、符号誤りを少なくすることができる。従って、本発明による自動等化回路では、この符号誤りの少ない状態でタップ係数を更新することが可能となり、その結果、タップ係数が発散したり、或いはタップ係数の収束が遅くなるという問題を防止することができる。

【0012】尚、上述した特開平10-134513号公報等で開示された自動等化回路においては、最尤検出法を利用して符号誤り率を改善している。しかし、この最尤検出法を利用した符号誤り率の改善効果よりも、SN比の改善に基づく符号誤り率の改善効果の方が大きいことは言うまでもない。特に、再生信号自身のSN比が劣悪な場合、最尤検出法を利用した符号誤り率の改善効果は低下するのに対して、SN比の改善に基づく符号誤り率の改善効果は不変である。

【0013】以下、本発明による自動等化回路の一実施例を図2により詳細に説明する。本実施例では6($n = 3$)タップの例を示している。図2において、11~15は遅延回路、21~26は乗算回路、30は加算回

路、41は符号判別回路、42は減算回路、43は乗算回路、51~56は乗算回路、61~66はLPFを示す。

【0014】トランスバーサル型フィルタは、遅延回路11~15、乗算回路21~26及び加算回路30で構成され、等化入力信号及び遅延回路11~15それぞれの出力信号を乗算回路21~26によりそれぞれ重み付けし、加算回路30でそれらを加算合成することにより等化出力信号YDTを出力する。

【0015】符号判別回路41は、等化出力信号YDTを基準値Aに基づくスレショルドレベルと比較することにより、3値の符号判別信号ZDTを出力する。図3にその入出力関係を示す。尚、図中の $-A_m \sim A_m$ の範囲はAD変換回路5のフルスケール範囲である。次に、減算回路42は、等化出力信号YDTから符号判別信号ZDTを減算することにより、等化誤差信号EDTを出力する。そして、乗算回路43は、等化誤差信号EDTに所定の係数 $-\Delta$ を乗算して誤差信号ERRを出力する。誤差演算回路は、これら符号判別回路41、減算回路42及び乗算回路43で構成され、次式に従う演算を行う。

$$\text{【0016】} \text{ERR} = -\Delta \times (\text{YDT} - \text{ZDT}) = \Delta \times (\text{ZDT} - \text{YDT})$$

上記式からも明らかのように、所定の係数を正の値 Δ とし、符号判別信号ZDTから等化出力信号YDTを減算するように構成してもよい。

【0017】また、係数 Δ は1より小さい値に設定する必要がある。なぜならば、直接、等化誤差信号EDTからタップ係数更新の制御を行うと、タップ係数の変動が大きくなり過ぎて制御系が不安定となり、タップ係数が発散したり、或いはタップ係数の収束が遅くなるという問題があるためである。

【0018】タップ係数更新回路は、乗算回路51~56及びLPF61~66で構成され、誤差信号ERRと等化入力信号及び遅延回路11~15それぞれの出力信号を乗算回路51~56によりそれぞれ乗算し、LPF61~66によりそれぞれを積分し、トランスバーサル型フィルタの乗算回路21~26へタップ係数を出力する。上の動作により、タップ係数が自動的に更新され、目標とするPR(1, 0, -1)信号に等化される。

【0019】図4はLPF63の一例を示す構成図であり、他のLPF61、62、64~66も同様である。先ず、通常の動作時は、乗算値XP3($\text{XD3} \times \text{ERR}$)を乗算回路631により係数 Δ 3で重み付けし、加算回路632及び遅延回路633により積分してタップ係数更新値CD3を出力する。係数 Δ 3は、係数 Δ と同様、1より小さい値である。次に、加算回路632の出力値CC3が制限値CL3の範囲(後述するCL3L~CL3Uの範囲)を越えた場合、比較回路634は切換回路635を制御してタップ係数更新動作を停止する。

即ち、以前の値をタップ係数更新値CD3として出力する。そして、外部からのリセット信号RSTにより、切換回路636は初期値CA3を選択し、遅延回路633を介してこの初期値CA3をタップ係数更新値CD3として出力する。

【0020】図5はタップ係数の制限範囲と初期値の一例を示す図である。中心タップである第n番目（本実施例では $n=3$ ）のタップの係数CD3は、例えば、 $0.5 \sim 2$ ($CL3L=0.5$, $CL3U=2$) の範囲に制限し、初期値CA3を1としている。ここで、制限値CL3Lを0.5とした理由は、タップ係数CD3がこの値を下回ると等化出力信号YDTがスレショルドレベル以下となり、符号判別信号ZDTが「0」しか出力せず、その結果、タップ係数が誤った値に収束するおそれがあるためである。第 $n+1$ 番目のタップ係数CD4は第n番目のタップ係数CD3と同様とし、図11に示した従来例の(1+D)回路7の機能を取り込んでいる。

【0021】第 $n-1$ 番目のタップ係数CD2及び第 $n+2$ 番目のタップ係数CD5は、それぞれ、例えば、 $-2 \sim 0$ ($CL2L=-2$, $CL2U=0$, $CL5L=-2$, $CL5U=0$) の範囲に制限し、初期値CA2及びCA5を -0.5 としている。ここで、制限値CL2U及びCL5Uを0とした理由は、再生信号の等化という性質上、即ち、高域の周波数特性を補正するという性質上、このタップ係数CD2及びCD5が正の値になり得ないからである。

【0022】第 $n-2$ 番目のタップ係数CD1及び第 $n+3$ 番目のタップ係数CD6は、それぞれ、例えば、 $-0.5 \sim 0.5$ ($CL1L=-0.5$, $CL1U=0.5$, $CL6L=-0.5$, $CL6U=0.5$) の範囲に制限し、初期値CA1及びCA6を0としている。

【0023】このように、各タップ係数を所定の範囲に制限することにより、例えば、再生信号に過大な雑音等が混入してタップ係数が発散することを防止できる効果がある。

【0024】また、リセット信号RSTにより随時各タップ係数を所定の値に初期化することにより、再生信号がバースト状態で入力され、長時間にわたって無入力状態が続くような場合にも、再収束の速度を速めることができる効果がある。例えば、磁気ヘッド2が回転ドラム上に複数個搭載され、これらの磁気ヘッドを切り換えて再生する場合、その切り換え毎にリセット信号RSTを与え、各タップ係数を初期化するとよい。

【0025】尚、上記実施例では、タップ係数の初期値として $CA3=CA4$, $CA2=CA5$, $CA1=CA6$ という左右対称な例を示したが、本発明はこれに限定されるものではない。例えば、再生信号に位相差がある場合、 $CA3 \neq CA4$, $CA2 \neq CA5$, $CA1 \neq CA6$ として非対称にすればよい。

【0026】図6は、本発明による自動等化回路を用い

た再生装置の他の実施例を示す構成図である。1aは光ディスク媒体、2aはレーザ、光学レンズ等で構成される光ピックアップ、9aはビタビ復号回路であり、その他、図1と同一符号は同一物を示す。本実施例の特徴は、光ディスク媒体1aからの再生信号を直接パルシャルレスポンスPR(1, 1)信号に等化するようにした点にある。ビタビ復号回路9aはこのPR(1, 1)信号用の復号回路である。

【0027】尚、本実施例においては、光ピックアップ2aがトラックジャンプする毎にリセット信号RSTを与え、各タップ係数を初期化するとよい。

【0028】このように、本発明による自動等化回路は、磁気記録媒体1からの再生信号をPR(1, 0, -1)信号に等化するだけでなく、光ディスク媒体1aからの再生信号をPR(1, 1)信号に等化する場合にも適用できる。

【0029】図7は、本発明による自動等化回路を用いた再生装置のさらに他の実施例を示す構成図である。8aは $2 \times n + 1$ タップ構成の本発明による自動等化回路、9bはビタビ復号回路であり、その他、図1と同一符号は同一物を示す。本実施例の特徴は、磁気記録媒体1からの再生信号を直接PR(1, 1, -1, -1)信号に等化するようにした点にある。ビタビ復号回路9bはPR(1, 1, -1, -1)信号用の復号回路である。

【0030】このPR(1, 1, -1, -1)信号方式は、所謂拡張PR4方式と呼ばれ、PR4方式よりもSN比が優れた方式として知られている。従って、本実施例では、さらに符号誤りの少ない状態でタップ係数を更新することが可能となり、タップ係数が発散したり、或いはタップ係数の収束が遅くなるという問題を防止する効果を向上することができる。

【0031】図8は、自動等化回路8aの中で用いる符号判別回路41の入出力関係を示す図である。このように、拡張PR4方式では5値の判別となる。

【0032】図9は、自動等化回路8aにおけるタップ係数の制限範囲と初期値の一例を示す図である。第n番目（本実施例では $n=3$ ）のタップ係数CD3、第 $n+1$ 番目のタップ係数CD4及び第 $n+2$ 番目のタップ係数CD5は、 $(1+D)^2$ の機能を備えるように各初期値CA3, CA4, CA5が設定され、正の係数値に制限される。第 $n-1$ 番目のタップ係数CD2及び第 $n+3$ 番目のタップ係数CD6は、所定の等化特性を備えるように各初期値CA2, CA6が設定され、負の係数値に制限される。

【0033】図10は、本発明による自動等化回路を用いた再生装置のさらに他の実施例を示す構成図である。本実施例の特徴は、光ディスク媒体1aからの再生信号を直接パルシャルレスポンスPR(1, 2, 1)信号に等化するようにした点にある。ビタビ復号回路9cはこ

のPR(1, 2, 1)信号用の復号回路である。

【0034】このように、本発明による自動等化回路は、記録媒体からの再生信号をPR(1, 0, -1)信号或いはPR(1, 1)信号に等化するだけでなく、PR(1, 1, -1, -1)信号或いはPR(1, 2, 1)信号に等化する場合にも適用できる。

【0035】

【発明の効果】以上、本発明によれば、再生信号を直接所定のパーシャルレスポンス信号に等化するため、等化信号のSN比が大きく、かつ、符号誤りが少ない状態でタップ係数を更新することが可能となり、その結果、タップ係数が発散したり、或いはタップ係数の収束が遅くなることを防止することができる。また、各タップ係数を随時初期化し、その更新範囲を制限することにより、タップ係数が発散したり、或いはタップ係数の収束が遅くなることを防止する効果をさらに向上することができる。

【図面の簡単な説明】

【図1】本発明による自動等化回路を用いた再生装置の一実施例を示す構成図である。

【図2】本発明による自動等化回路の一実施例を示す構成図である。

*【図3】符号判別回路41の入出力関係の一例を示す図である。

【図4】LPF63の一例を示す構成図である。

【図5】タップ係数の制限範囲と初期値の一例を示す図である。

【図6】本発明による自動等化回路を用いた再生装置の他の実施例を示す構成図である。

【図7】本発明による自動等化回路を用いた再生装置の他の実施例を示す構成図である。

10 【図8】符号判別回路41の入出力関係の他の例を示す図である。

【図9】タップ係数の制限範囲と初期値の他の例を示す図である。

【図10】本発明による自動等化回路を用いた再生装置の他の実施例を示す構成図である。

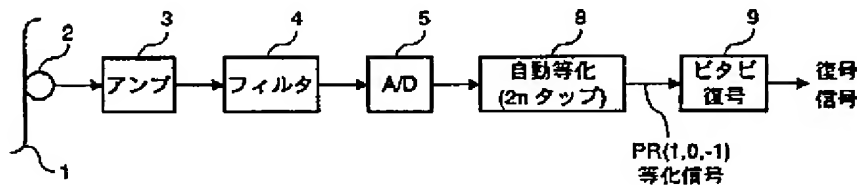
【図11】従来の自動等化回路を用いた再生装置の一例を示す構成図である。

【符号の説明】

8、8a…自動等化回路、11~15…遅延回路、21~26…乗算回路、30…加算回路、41…符号判別回路、42…減算回路、43…乗算回路、51~56…乗算回路、61~66…LPF。

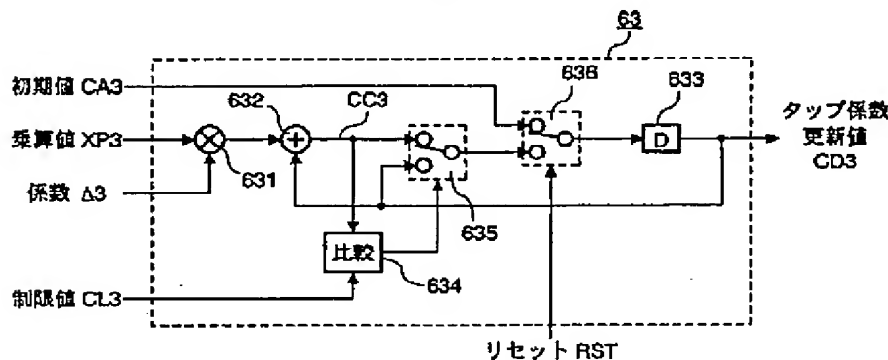
【図1】

図1

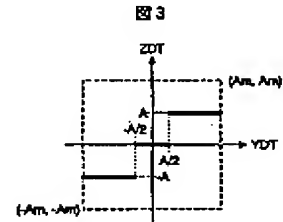


【図4】

図4

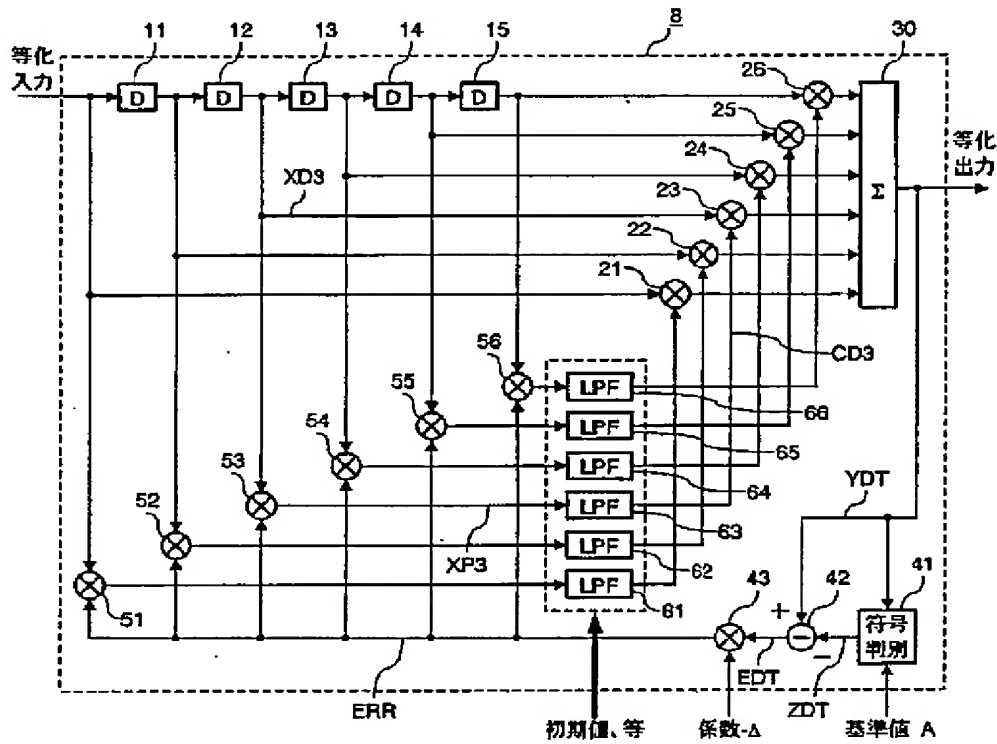


【図3】



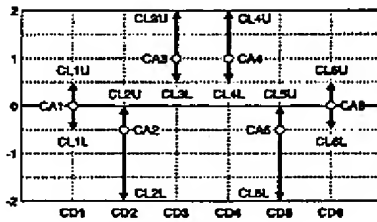
【図2】

図2



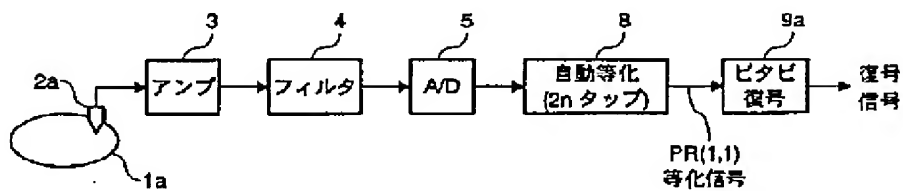
【図5】

図5



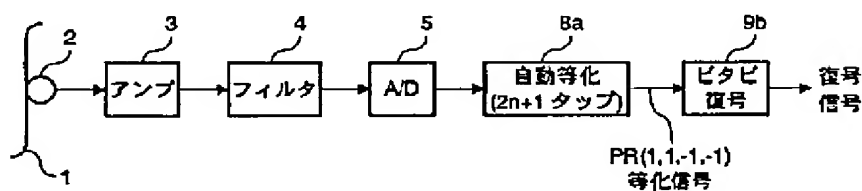
【図6】

図6

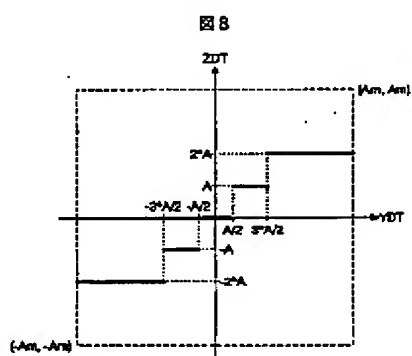


【図7】

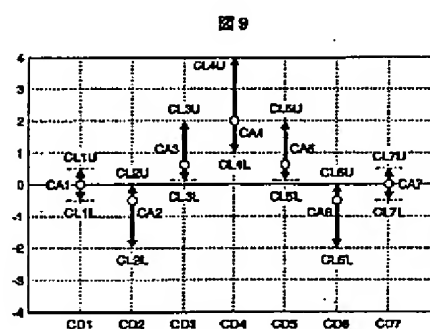
図7



【図8】

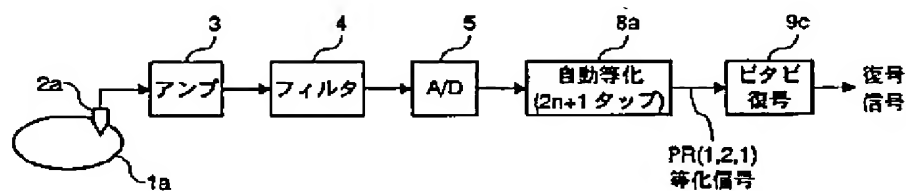


【図9】



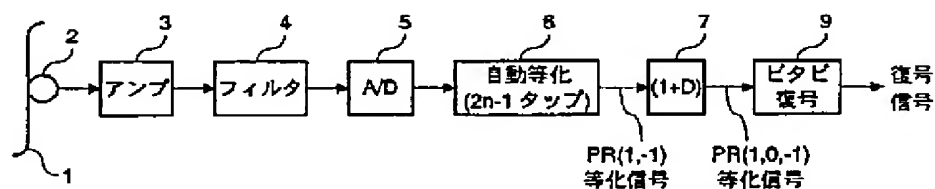
【図10】

図10



【図11】

図11



フロントページの続き

(51)Int.Cl.

識別記号

F I

ターマコード (参考)

H 0 4 B 3/06

H 0 4 B 3/06

C